МИНИСТЕРСТВО ПУТЕЙ СООБЩЕНИЯ СССР
МОСКОВСКИЙ ОРДЕНА ЛЕНИНА
И ОРДЕНА ТРУДОВОГО КРАСНОГО ЗНАМЕНИ
ИНСТИТУТ ИНЖЕНЕРОВ ЖЕЛЕЗНОДОРОЖНОГО ТРАНСПОРТА

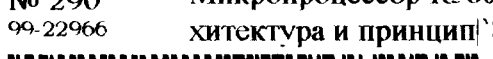
Кафедра электронных вычислительных машин

МИКРОПРОЦЕССОР К580: АРХИТЕКТУРА И ПРИНЦИПЫ РАБОТЫ

Методические указания к лабораторным работам и дипломному проектированию

Москва — 1986

МИИПС
и ор
институт
М.У.
№ 290
99-22966
Микропроцессор К580: Ар
хитектура и принцип '86



Кафедра электронных вычислительных машин

Утверждено
редакционно-издательским
советом института

МИКРОПРОЦЕССОР К580: АРХИТЕКТУРА И ПРИНЦИПЫ РАБОТЫ

Методические указания
к лабораторным работам
и дипломному проектированию

по дисциплине
"ОСНОВЫ ПРОЕКТИРОВАНИЯ МИКРОПРОЦЕССОРНЫХ УСТРОЙСТВ И СИСТЕМ"

для студентов специальности
"ЭЛЕКТРОННЫЕ ВЫЧИСЛИТЕЛЬНЫЕ МАШИНЫ"

Москва – 1986

УЧЕБНАЯ
БИБЛИОТЕКА
МИИТа

В настоящих методических указаниях описываются принципы работы микропроцессора К580, а также способы построения микропроцессорных устройств на его основе. Главным образом рассматриваются те его характеристики и параметры, которые описывают работу микропроцессора по отношению к внешним схемам, т.е. характеристики, важные для правильного подключения к микропроцессору схем памяти и устройств ввода-вывода.

Внутренняя схемотехника микропроцессора не подлежит описанию в данных методических указаниях.

Подробно рассмотрены процедуры передачи данных между микропроцессором и внешней средой, организация прерываний, режим прямого доступа к памяти системы.

Методические указания составили преподаватели МИИТа: В.В.С т а ш и н, А.В.У р у с о в.

Р е ц е н з е н т д-р техн.наук проф.А.В.Ш и л е й к о (МИИТ).

1. ОБЩИЕ СВЕДЕНИЯ О МИКРОПРОЦЕССОРЕ КР580ИК80А

Своему появлению на свет микропроцессор (МП) обязан главным образом двум причинам. Во-первых, бурному развитию интегральной технологии, приведшей к созданию больших интегральных схем (БИС). Во-вторых, желанию производить универсальные БИС, пригодные для применения в самых различных областях. Производимые до появления МП БИС были узко специализированы и, следовательно, не могли выпускаться большими партиями. Из-за малотиражности цены на такие БИС были достаточно высоки. А высокие цены не способствуют широкому распространению продукции.

Все это привело к созданию микропроцессора. Микропроцессор - это процессор в миниатюре. Современная технология позволяет создавать на одном кристалле устройства, подобные центральным процессорам ЭВМ. Как известно, процессор ЭВМ работает по программе, хранимой в памяти машины. Любой формализированный алгоритм может быть запрограммирован; следовательно, ЭВМ пригодна для решения широкого круга задач. Значит БИС, содержащая в себе процессор, будет пригодна для решения широкого круга задач, т.е. универсальна. Остается только написать программу для решения конкретной задачи.

Появился новый подход к решению традиционных задач, заключающихся в использовании микропроцессоров. МП предоставляют инженеру готовую аппаратуру; инженер должен написать программу, по которой будет работать эта аппаратура.

Для своей работы МП требует использования некоторых внешних устройств, а именно: устройств памяти

для хранения программы и устройств ввода-вывода для связи с внешней средой.

При использовании МП вопросы проектирования смещаются из области схемотехники в область программирования, так как большая часть аппаратуры (схем) приобретается в виде готового МП.

Любой МП можно рассматривать как совокупность аппаратных и программных средств. Аппаратные средства - это БИС микропроцессора, включающая в себя арифметико-логическое устройство, набор рабочих регистров, внутренние схемы управления и т.п. Программные средства - это система команд МП; чем шире набор команд, тем проще запрограммировать требуемый алгоритм.

Используя МП, можно на одной плате собрать небольшую микро-ЭВМ, пригодную для решения широкого круга задач.

Микропроцессор КР580ИК80 выполнен по n-МОП технологии, выпускается в корпусе, имеющем сорок выводов. Цоколевка корпуса и назначение выводов представлены на рис. 1. Разрядность МП равна восьми битам. Это значит, что все регистры (кроме двух) и арифметико-логическое устройство - восьмиразрядны.

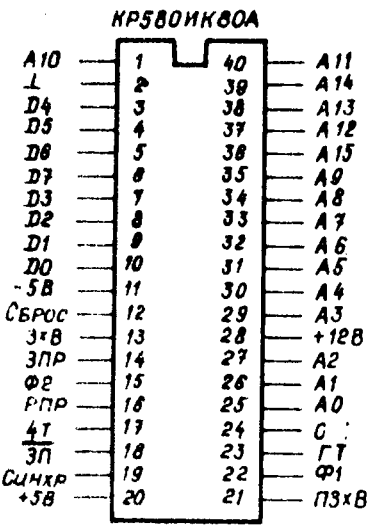


Рис. 1. Назначение выводов МП КР580ИК80

Электрические характеристики МП приведены в таблице. Из нее видно, что МП хорошо согласуются с ТТЛ схемами. Для своей работы МП требует трех источников питания, общая потребляемая мощность не превышает 1,5 Вт. МП имеет 16-разрядную адресную шину с тремя устойчивыми состояниями, с помощью которой можно адресовать 65536 байт памяти и в добавление к это-

Электрические параметры МП КР580ИК80

Параметр	Значение			Примечания
	мин	типовое	макс	
Низкий уровень синхросигналов, В	-1,0		0,8	При токе утечки по входу не более ± 10 мкА
Высокий уровень синхросигналов, В	9,0		13,0	
Низкий уровень входных сигналов, В	-1,0		0,8	
Высокий уровень входных сигналов, В	3,3		6,0	
Низкий уровень выходного сигнала, В			0,45	Ток нагрузки не более 1,9 мА
Высокий уровень выходного сигнала, В	3,7			Ток нагрузки не более 150 мкА
Ток, потребляемый от источников питания, мА:				При $t_{\phi 1}$ = = 480 нс
+5 В		60	80	
-5 В		0,01	1,0	
+12 В		40	70	

му 256 портов вывода. МП обладает 8-разрядной двунаправленной шиной данных с тремя устойчивыми состояниями.

МП имеет ряд особенностей в своих электрических характеристиках: уровень лог 1 сигналов Ø1 и Ø2 должен быть не ниже 9 В, остальных входных сигналов – не менее 3,3 В, нагрузочная способность всех выходов составляет 1,9 мА при лог0 на выходе и 150 мкА при лог1.

МП КР580ИК80 имеет средство для организации режимов прерывания, предоставления своих шин другому устройству и ожидания готовности внешних устройств, с которыми идет обмен информацией.

Система команд МП насчитывает 70 основных команд. Время выполнения коротких команд составляет 2 мкс (при длительности машинного такта 500 нс). Имеются команды пересылки данных, арифметические, логические, ввода-вывода, работы со стеком, условного перехода, вызова подпрограмм и некоторые специальные команды. Существует ряд команд, оперирующих с 16-разрядными операндами.

2. АППАРАТНЫЕ СРЕДСТВА МП

2.1. Структура МП

Структурная схема МП КР580ИК80 приведена на рис. 2. МП состоит из следующих функциональных узлов: матрица регистров, арифметико-логическое устройство, регистр команд, буфер шины данных, буфер шины адреса, схема интерфейсных сигналов, дешифратор команд и схема управления машинным циклом. Дадим краткое описание перечисленных функциональных узлов.

1. Матрица регистров. МП имеет следующие внутренние регистры:

шесть 8-разрядных регистров общего назначения (РОН) B, C, D, E, H, L;

16-разрядный счетчик команд (СчК), или программный счетчик (ПС);

16-разрядный указатель стека (УС);

два 8-разрядных регистра временного хранения.

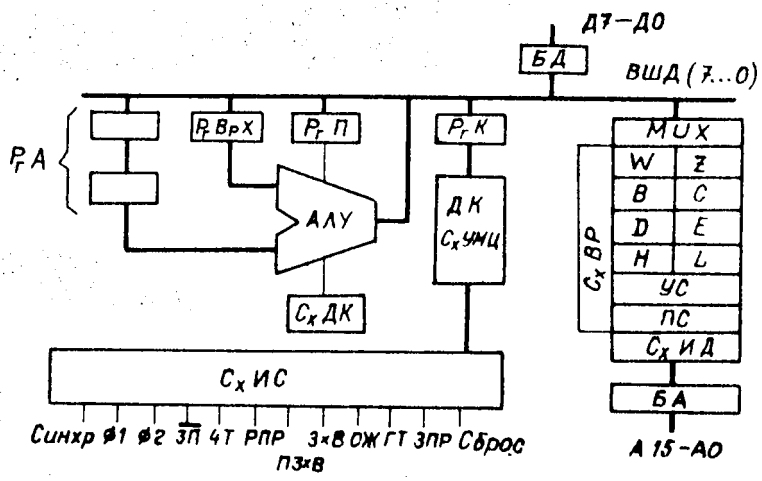


Рис. 2. Структурная схема МП КР580ИК80

Счетчик команд служит для хранения адреса команд, его содержимое автоматически инкрементируется после выборки из памяти очередной команды.

Указатель стека служит для хранения адреса последнего загруженного в стек байта, т.е. адреса верхнего элемента стека. Начальное значение указателя стека может быть выбрано программистом, т.е. программист может по своему усмотрению располагать стек в любом месте памяти. При выполнении операции загрузки в стек очередного элемента содержимое указателя стека декрементируется, а при извлечении элемента из стека – инкрементируется.

Схема инкремента-декремента (СхИД) осуществляет операции инкрементирования и декрементирования содержимого любого регистра из матрицы регистра. В системе команд МП существуют специальные команды инкремента и декремента, при выполнении которых СхИД включается в работу.

Схема выбора регистра (СхВР) осуществляет выбор требуемого регистра для передачи его содержимого во

внутреннюю шину данных или на схему инкремента-декремента, а также при обратных передачах информации в регистр.

В некоторых случаях регистры общего назначения могут попарно объединяться в 16-разрядные регистры BC, DE, HL. Такие попарно объединенные (конкатенированные) регистры называются регистровыми парами, соответственно B, D и H.

2. Арифметико-логическое устройство (АЛУ). Служит для выполнения арифметических и логических операций над 8-разрядными операндами. АЛУ обслуживается 8-разрядными регистрами временного хранения операнда (РгВрХ), двухтактным регистром-аккумулятором (РгА), регистром признаков (РгП).

Регистр-аккумулятор выступает в качестве регистра операнда и регистра результата одновременно. Все команды арифметических и логических операций используют неявную адресацию первого операнда и результата. Во всех этих командах первый операнд - это аккумулятор, результат выполнения операций записывается также в аккумулятор.

Регистр признаков (РгП) содержит следующие пять признаков результата: нулевого результата (Z), переноса-заема (СУ), единичного значения старшего разряда результата (S), четности числа единиц в байте результата (Р), вспомогательного переноса между тетрадами байта (АС).

Более детальное описание регистра признаков будет дано при рассмотрении системы команд.

Схема десятичной коррекции (СхДК) позволяет производить коррекцию результата при арифметических операциях над двоичнодесятичными числами. В своей работе использует признак вспомогательного переноса. Десятичная коррекция производится по специальной команде МП (DAA).

3. Регистр команд (РгК). Служит для приема кода операции (КОП), расположенного в первом байте команды и хранения его в течение всего времени выполнения команды. Содержимое регистра команд постоянно передается на входы дешифратора команд.

4. Буфер шины данных (БД). Служит для изоляции внутренней шины данных МП от внешней интерфейсной шины данных, реализует двунаправленный обмен данными между МП и внешними схемами, обеспечивает необходимую нагрузочную способность, по сигналу захвата переключается в третье состояние.

5. Буфер шины адреса (БА). Служит для передачи адреса на внешние адресные линии интерфейса МП, обеспечивает необходимую нагрузочную способность, по сигналу захвата переключается в третье состояние. Передача адреса ведется всегда в одном направлении - от МП к внешним схемам, обратная передача невозможна.

6. Схема интерфейсных сигналов (СхИС). Служит для выработки внутренних сигналов синхронизации отдельных узлов МП, приема внешних управляющих сигналов, формирования и выдачи сигналов управления внешними схемами. Основу синхронизации МП составляют два внешних сигнала синхронизации, поступающие на входы Ø1 и Ø2 схемы интерфейсных сигналов. Именно эта схема обеспечивает выполнение таких процедур, как прерывание, захват шин МП, ожидание готовности внешнего устройства. Описание и временные диаграммы этих процедур см. в п. 2.4 - 2.7.

7. Дешифратор комант (ДшК) и схема управления машинным циклом (СхУМЦ). Код операции, хранящийся в регистре команд, поступает на дешифратор команд. Схема управления машинным циклом, используя результаты дешифрации команды, обеспечивает отработку МП определенных машинных циклов, необходимых для выполнения команды. Выходы дешифратора команд в комбинации с различными временными сигналами образуют управляющие сигналы для настройки различных узлов МП на выполнение требуемых операций.

Таким образом, всей работой МП управляют дешифратор команд совместно со схемой управления машинным циклом и схема интерфейсных сигналов.

2.2. Рабочий цикл и синхронизация МП

Последовательность действий МП по выполнению одной команды называется циклом команды. Цикл команды состоит из одного или нескольких машинных циклов (максимум из пяти). Машинный цикл составляет основу всей работы МП (подробно о машинном цикле см. в п. 2.4). Обычно в течение машинного цикла обязательно происходит передача байта информации между МП и внешними устройствами (под внешними устройствами понимается память и устройства ввода-вывода). Исключением является команда ДАД, цикл команды которой включает в себя три машинных цикла, два из которых требуются для выполнения только внутренних операций суммирования.

Каждый машинный цикл состоит из трех, четырех или пяти машинных тактов. Машинный такт - это период внешнего синхросигнала. Для синхронизации МП используются два сигнала Ø1 и Ø2. Временная диаграмма синхросигналов представлена на рис. 3.

Машинный такт принято отсчитывать от момента появления сигнала Ø1. Минимальное значение периода синхросигналов равно 480 нс, максимальное - 2 мкс. Единичный уровень сигналов Ø1 и Ø2 должен быть не менее 9 В. Обычно генератор, вырабатывающий синхросигналы, стабилизируется с помощью кварцевого резонатора. Это позволяет точно определять время выпол-

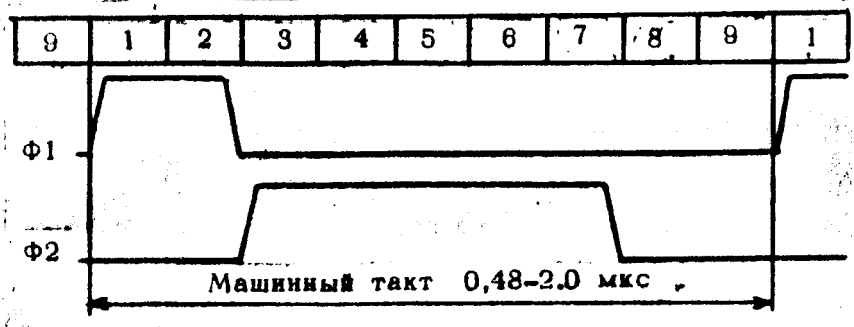


Рис. 3. Временная диаграмма сигналов Ø1 и Ø2

кения команд, так как известно, сколько машинных тактов занимает выполнение той или иной команды.

Цикл любой команды начинается с машинного цикла "ВЫБОРКА" (см. п. 2.3), в течение которого происходит выборка из памяти первого байта команды. Если команда имеет формат одного байта и операнды располагаются во внутренних регистрах МП, то в этом же машинном цикле происходит и выполнение операции, заданной командой. Если же формат команды равен двум или трем байтам, то следующими будут выполняться машинные циклы чтения из памяти остальных байт команды. Если операнды располагаются в памяти, то затем будут выполнены машинные циклы чтения операндов. Выполнение операций, предписанных командой, происходит по мере извлечения операндов в соответствующих машинных циклах. Иногда может потребоваться машинный цикл записи в память содержимого внутреннего регистра.

2.3. Типы машинного цикла

Выполнение любой команды сводится к выполнению определенного числа определенных машинных циклов. Всего существует десять типов машинных циклов, все они связаны с передачей данных между МП и памятью или между МП и устройствами ввода-вывода.

В начале каждого машинного цикла МП выставляет на шину данных слово состояния машинного цикла (ССМЦ), которое несет всю информацию о типе текущего машинного цикла. Появление ССМЦ на шине данных синхронизируется МП посредством специального сигнала СИНХР. На рис. 4 приведена временная диаграмма этого сигнала.

ССМЦ позволяет МП-системе настроиться на выполнение определенного машинного цикла. ССМЦ присутствует на шине данных не постоянно, а только в течение определенного времени. Поэтому для сохранения ССМЦ на время всего машинного цикла необходимо запоминать ССМЦ в специальном регистре (РгССМЦ).

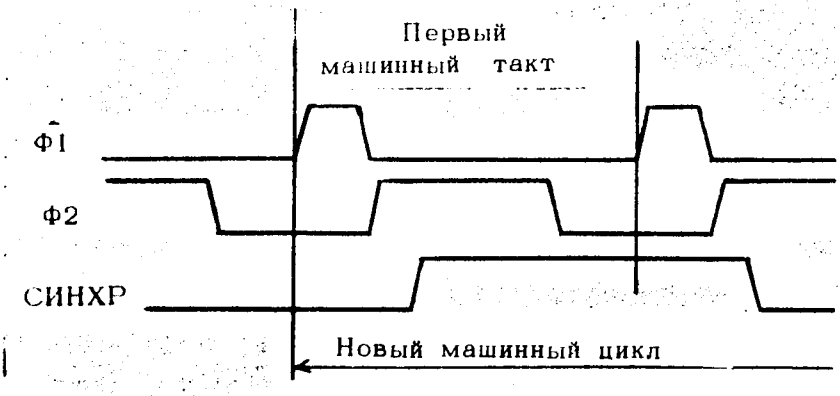


Рис. 4. Временная диаграмма сигналов Ø1, Ø2 и СИНХР

На рис. 5 приведена временная диаграмма процесса записи ССМЦ в регистр РгССМЦ. Там же приведено функциональное обозначение отдельных разрядов ССМЦ и представлена кодировка всех десяти типов ССМЦ.

Разряды ССМЦ имеют следующее функциональное назначение:

ППР(ДО) - Подтверждение ПРерывания; используется для управления выдачей на шину данных кода команды RST (см. п.2.6).

ЗПВ(Д1) - Запись в Память или Вывод; указывает на то, что в машинном цикле будет выполняться операция записи данных в память или в устройство вывода.

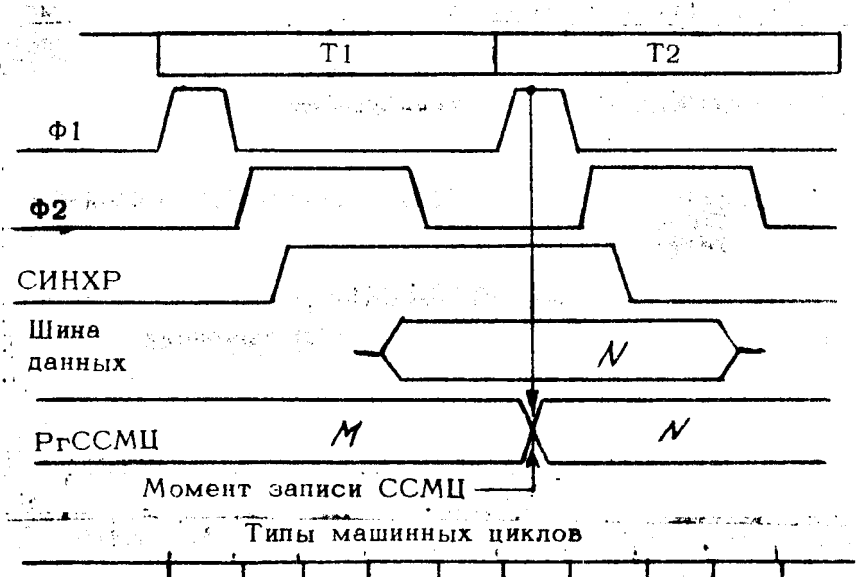
СТЕК (Д2) - обращение к СТЕКУ; указывает, что в машинном цикле будет происходить запись в стек или чтение из стека, на адресной шине в этом машинном цикле находится содержимое УС.

ПОСТ (Д3) - Подтверждение ОСТанова; указывает на то, что МП перешел в состояние останова (по команде HLT).

Разряды ССМЦ										
ППР	0	0	0	0	0	0	0	1	0	1
ЗПВ	1	1	0	1	0	1	0	1	1	1
СТЕК	0	0	0	1	1	0	0	1	1	0
ПОСТ	0	0	0	0	0	0	0	0	1	1
ВЫВ	0	0	0	0	0	0	1	0	0	0
ВЫБ	1	0	0	0	0	0	0	1	1	0
ВВ	0	0	0	0	0	1	0	0	0	0
ЧТП	1	1	0	1	0	0	0	0	1	0
	Выборка команды	Чтение из памяти	Запись в память	Чтение из стека	Запись в стек	Чтение из порта	Запись в порт	Прерывание	Останов	Прерывание в останове

Рис. 5. Слово состояния машинного цикла:

N, M – тип МЦ


T1
T2
Ф1
Ф2
СИНХР
Шина данных
N
РгССМЦ
M
N
Момент записи ССМЦ
Типы машинных циклов

ВЫВ(Д4) - ВЫВод; указывает на то, что в машинном цикле будет происходить операция записи данных в устройство вывода.

ВЫБ(Д5) - ВЫБорка; указывает на то, что в машинном цикле будет происходить выборка первого байта команды из памяти.

ВВ(Д6) - ВВод; указывает на то, что в машинном цикле будет происходить чтение данных в МП из устройства ввода.

ЧТП(Д7) - ЧТение из Памяти; указывает на то, что в машинном цикле будет происходить операция чтения из памяти.

ССМЦ используется системным контроллером МП-системы для выработки управляющих сигналов (подробно об этом см. в п. 2.8).

2.4. Машинный цикл МП

Машинный цикл может состоять из трех, четырех или пяти машинных тактов. На рис. 6 представлена диаграмма смены состояний МП в течение одного машинного цикла. Состояние МП в машинных тактах обозначены как Т1, Т2, Т3, Т4 и Т5.

Кроме того, МП может находиться еще в трех особых состояниях: ожидания (Тож), останова (Тост), захвата (Тзахв). Функционирование МП в этих состояниях будет рассмотрено ниже. Сейчас же, предположим, что условия перехода в эти особые состояния не выполняются.

В состояние Т1 МП попадает после завершения очередного машинного цикла. Появление сигнала СБРОС также переведет МП в состояние Т1. В этом состоянии МП передает на шину адреса адрес устройства ввода-вывода ячейки памяти в зависимости от конкретного машинного цикла, на шину данных - слово состояния машинного цикла.

В состоянии Т2 МП снимает с шины данных слово состояния машинного цикла. После чего шина данных переводится в режим ввода (для циклов чтения-ввода).

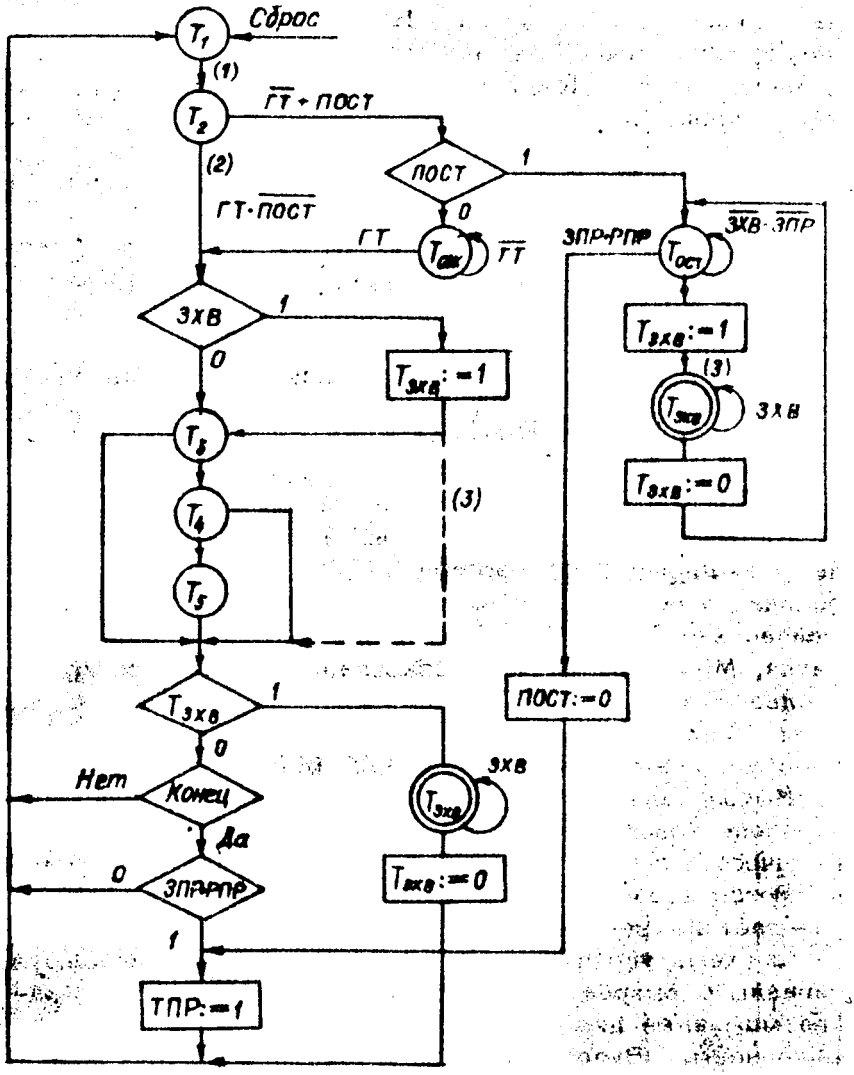


Рис. 6. Диаграмма смены состояний МП при выполнении машинного цикла:(1) – если ТПР=1, то РПР:=0; (2) – если РПР=0, то ТПР:=0; (3) – см. п. 2.5.2

или на шину данных выставляется информация (в случае циклов записи-вывода). В этом же состоянии МП проверяет наличие внешних сигналов ГТ и ЗХВ и внутреннего сигнала ПОСТ (подтверждение останова), а также производит инкрементирование программного счетчика.

В состоянии Т3 осуществляется либо чтение-ввод данных, либо запись-вывод данных.

Состояния Т1, Т2, Т3 обязательно присутствуют в каждом машинном цикле. Состояния Т4 и Т5 необходимы, если требуется выполнить действия по обработке данных внутри МП. Во время этих состояний могут выполняться внутренние пересылки или обработка данных в АЛУ. Однако если этого не требуется, то состояния Т4 и Т5 могут отсутствовать, либо может иметь место только состояние Т4.

После выхода из последнего состояния (Т3, Т4 или Т5) МП переходит к выполнению нового машинного цикла, т.е. переходит в состояние Т1. Работа МП при переходах в особые состояния будет рассмотрена ниже. Сейчас же главное уяснить, что в течение машинного цикла, МП работает по жестко заданному алгоритму, последовательно проходя состояния Т1 ÷ Т5. Любой из десяти различных машинных циклов выполняется по алгоритму, представленному на рис. 6.

Выполнение любой команды сводится к выполнению определенного числа определенных машинных циклов. Количество и типы машинных циклов однозначно определяются кодом операции команды. Таким образом, МП работает по жесткой схеме выполнения машинного цикла, а схема управления машинным циклом, используя сигналы с выхода дешифратора команд, указывает, какие машинные циклы и в каком порядке должны быть выполнены. Внести изменения в этот алгоритм невозможно, поэтому данный МП называется МП с жесткой логикой управления. Все МП, обладающие фиксированным списком команд, имеют жесткую логику управления.

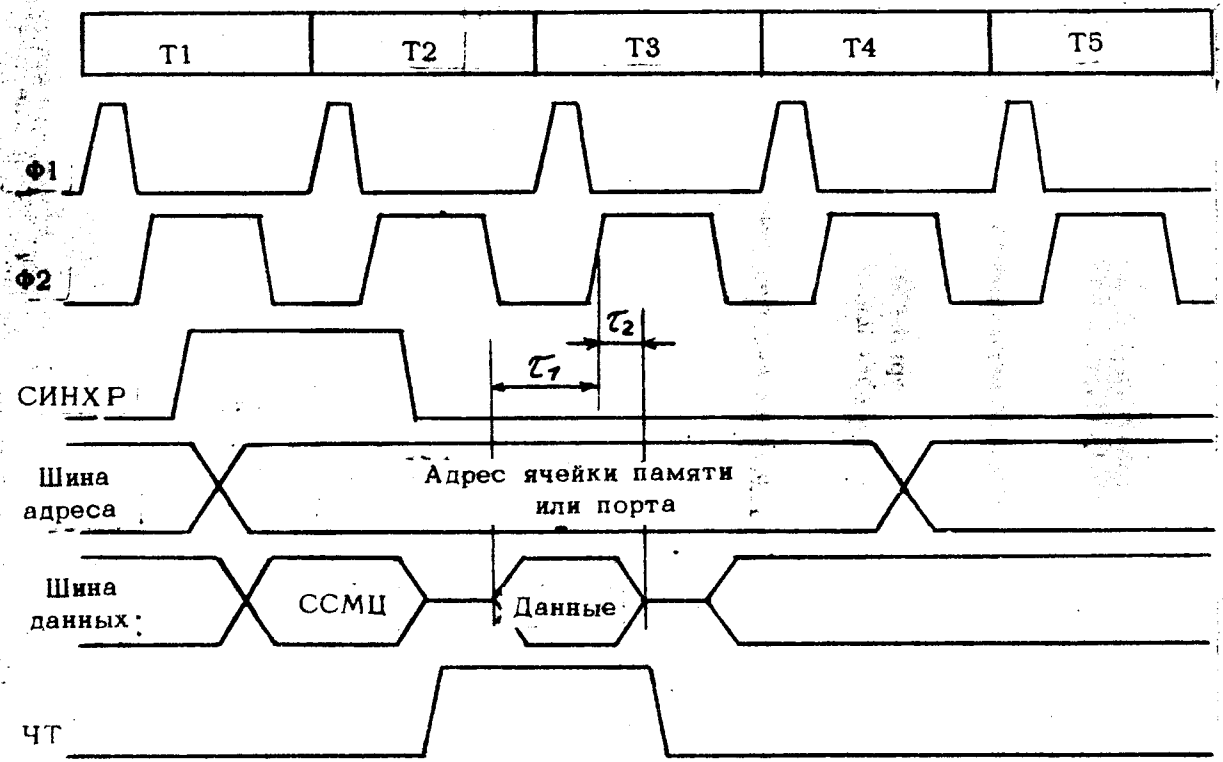


Рис. 7. Временные диаграммы машинного цикла чтения данных (ГТ=1; ЗхВ=Ø; ЗПР=Ø; ПОСТ=Ø)

Рассмотрим временную диаграмму сигналов (рис. 7) на линиях МП при выполнении машинного цикла чтения-ввода.

В первом машинном такте машинного цикла МП вырабатывает сигнал СИНХР. Сигнал СИНХР принимает единичное значение с некоторой задержкой τ_c относительно переднего фронта сигнала Ø2. Во втором машинном такте с той же задержкой относительно переднего фронта сигнала Ø2 сигнал СИНХР примет нулевое значение.

Кроме сигнала СИНХР, в первом машинном такте МП устанавливает информацию на шине данных и шине адреса. Информация на шине адреса устанавливается с некоторой задержкой τ_A (большей чем τ_c) относительно переднего фронта сигнала Ø2. Информация на шине данных установится чуть позже, чем на шине адреса (задержка τ_A относительно переднего фронта сигнала Ø2). Информация на шине данных в это время представляет собой слово состояния машинного цикла.

В машинном такте Т2 МП очищает шину данных и переводит ее в режим ввода, это происходит с задержкой относительно переднего фронта сигнала Ø2. Отновременно с переводом шины данных в режим ввода вырабатывается сигнал ЧТ, который сигнализирует внешним устройствам о том, что МП готов принять данные. Сигнал ЧТ должен использоваться внешними устройствами для синхронизации выдачи данных на шину.

В машинном такте Т3 осуществляется чтение данных. Внешние устройства должны выставить данные на шину не позднее, чем за время τ_1 до прихода переднего фронта сигнала Ø2, и убрать данные с шины не ранее, чем через время τ_2 после прихода переднего фронта сигнала Ø2. Время предустановки данных τ_1 должно быть не меньше 150 нс, а время послеудержания τ_2 – не менее 50 нс. Для исключения конфликтов на шине данных внешние устройства ввода должны подключаться к ней только по сигналу ЧТ. Сигнал ЧТ принимает нулевое значение спустя время τ_c после пе-

реднего фронта сигнала Ø2. Снятие сигнала ЧТ должно приводить к отключению внешнего устройства от шины данных.

На рис. 7 приведена временная диаграмма для случая, когда машинный цикл состоит из пяти состояний (тактов), однако состояние Т5 или оба состояния Т4 и Т5 могут отсутствовать.

Состояние шины данных во время тактов Т4 и Т5 остается неопределенным, адрес снимается с шины адреса в такте Т4, а если такт Т4 отсутствует, то адрес заменяется на другой в первом машинном такте Т1 следующего машинного цикла.

Для нормальной работы системы необходимо, чтобы внешние устройства обладали требуемым быстродействием для соблюдения времени предустановки и послеудержания. Если же внешние устройства не обладают таким быстродействием, то необходимо воспользоваться входом ГТ для перевода МП на требуемое время (пока не будут готовы данные) в состояние ожидания (Тож).

Временные диаграммы машинного цикла записи приведены на рис. 8. Отличительной особенностью является то, что во втором машинном такте Т2 вслед за снятием с шины данных слова состояния машинного цикла МП выставляет на этой шине данные, которые подлежат записи во внешнее устройство (в память или устройство вывода). В машинном такте Т3 с задержкой τ_c относительно переднего фронта сигнала Ø1МП вырабатывает сигнал $\overline{ЗП}$ (активное значение - нулевой уровень). Сигнал $\overline{ЗП}$ является идентификатором того, что адрес и данные, подлежащие записи, стабильны. Внешние устройства должны использовать сигнал $\overline{ЗП}$ для синхронизации операции чтения данных с шины. Именно в этом такте осуществляется запись данных во внешние устройства.

Диаграммы рис. 8 даны для машинного цикла записи, состоящего из трех машинных тактов. В первом такте следующего машинного цикла, с задерж-

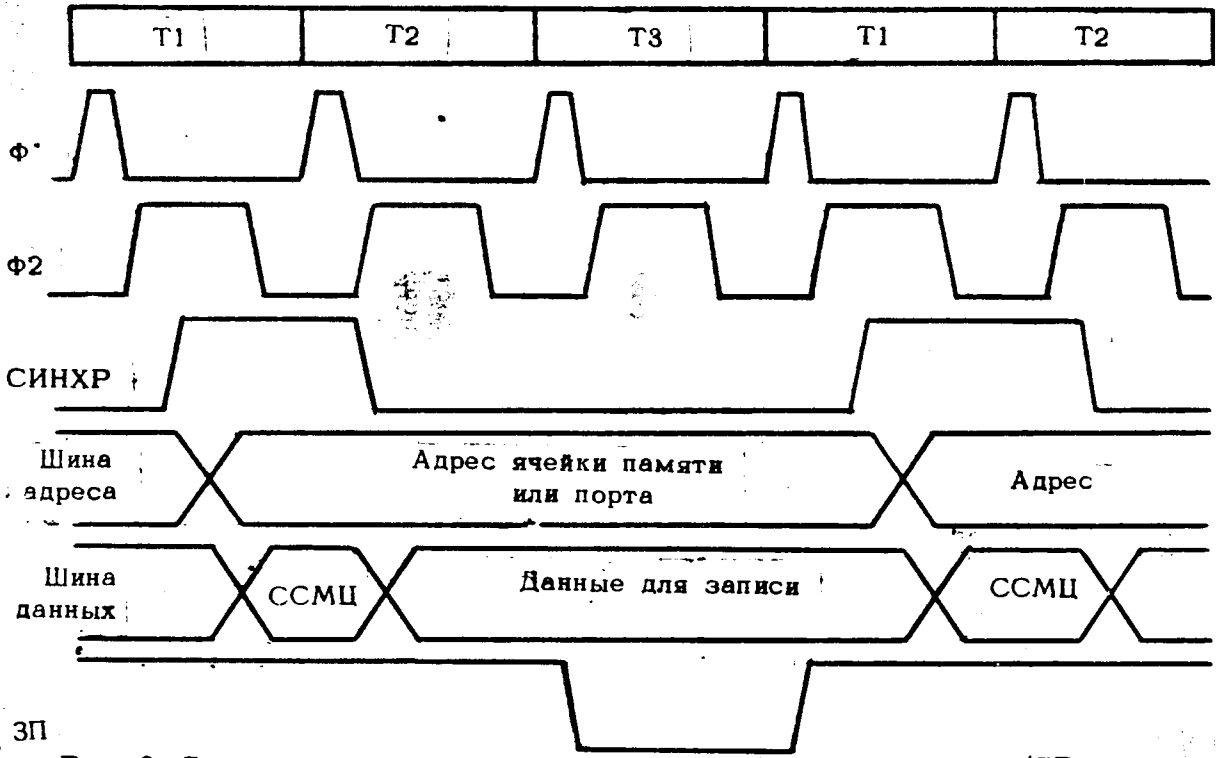


Рис. 8. Временные диаграммы машинного цикла записи данных (ГТ=1; ЗхВ=0; ЗПР=0; ПОСТ=0)

кой τ_c относительно переднего фронта сигнала Ø1, сигнал $\overline{ЗП}$ сбрасывается. Следует заметить, что адрес и данные снимаются позже сброса сигнала $\overline{ЗП}$, поэтому запись данных во внешнее устройство может производиться и по заднему и по переднему фронту сигнала $\overline{ЗП}$.

Для нормальной работы системы необходимо, чтобы внешние устройства обладали требуемым быстродействием для выполнения операции записи за время, равное длительности сигнала $\overline{ЗП}$. Если же внешние устройства не обладают таким быстродействием, то необходимо воспользоваться входом ГТ для перевода МП на требуемое время в состояние ожидания (Тож).

2.5. Особые состояния микропроцессора

Рассмотрим более подробно три особых состояния МП: ожидания, захвата и останова.

2.5.1. Состояние ожидания

МП может работать и без использования этого состояния, для чего достаточно, чтобы все внешние по отношению к МП устройства обладали достаточным быстродействием для выполнения операций обмена в темпе, который задается МП. В этом случае на входе ГТ нужно поддерживать постоянно единичный уровень сигнала. Тогда, как это видно из рис. 6, МП никогда не попадет в состояние ожидания (Тож), из состояния Т2 всегда будет переходить в состояние Т3 (при ПОСТ=0). Такой способ передачи данных называется синхронным.

В случае, если какое-либо внешнее устройство не может поддерживать темп, задаваемый микропроцессором, оно может растянуть машинный цикл на время, необходимое для выполнения операции передачи данных. Внешнее устройство может растянуть машинный цикл МП, выставив запрос. Для подачи на МП запроса на продление машинного цикла у МП существует специальный вход ГОТОВНОСТЬ (ГТ). При появлении нулево-

го уровня на входе ГТ МП переходит в режим ожидания (см. рис. 6).

Время нахождения МП в состоянии ожидания определяется внешним устройством, выставившим запрос на ожидание. Пока запрос не будет снят, МП будет находиться в состоянии ожидания. Однако время нахождения МП в этом состоянии измеряется всегда целым числом машинных тактов. В этом случае организация передачи данных выглядит следующим образом. МП выставляет адрес внешнего устройства и данные (в случае операции записи-вывода). В ответ на это внешнее устройство выставляет запрос на продление машинного цикла (ГТ=0). МП переходит в состояние ожидания, а внешнее устройство в это время завершает операцию обмена. После чего внешнее устройство снимает запрос и МП завершает текущий машинный цикл. Такой способ передачи данных называется асинхронным. Используя состояние ожидания МП может работать совместно с устройствами ввода-вывода, обладающими самыми разными скоростями обмена.

На рис. 9 приведена временная диаграмма перехода МП в состояние ожидания. Внешнее устройство, получив свой адрес в первом такте, должно выставить запрос на продление машинного цикла не менее чем за 120 нс ($\tau_{гт}$) до заднего фронта сигнала Ø2 во втором такте. Если это условие выполнено, то начиная со следующего такта МП будет находиться в состоянии ожидания. В этом состоянии все сигналы, участвующие в операции передачи данных, будут сохранять свои значения постоянными. После того как внешнее устройство завершило операцию обмена, оно снимает запрос. Если единичный уровень на входе ГТ появляется не менее чем за 120 нс ($\tau_{гт}$), то данный машинный такт будет последним тактом, в котором МП находился в состоянии ожидания. Следующим тактом будет машинный такт Т3, в котором МП завершит операцию обмена. После чего восстанавливается нормальное выполнение машинного цикла. О входе в состояние ожидания МП изве-

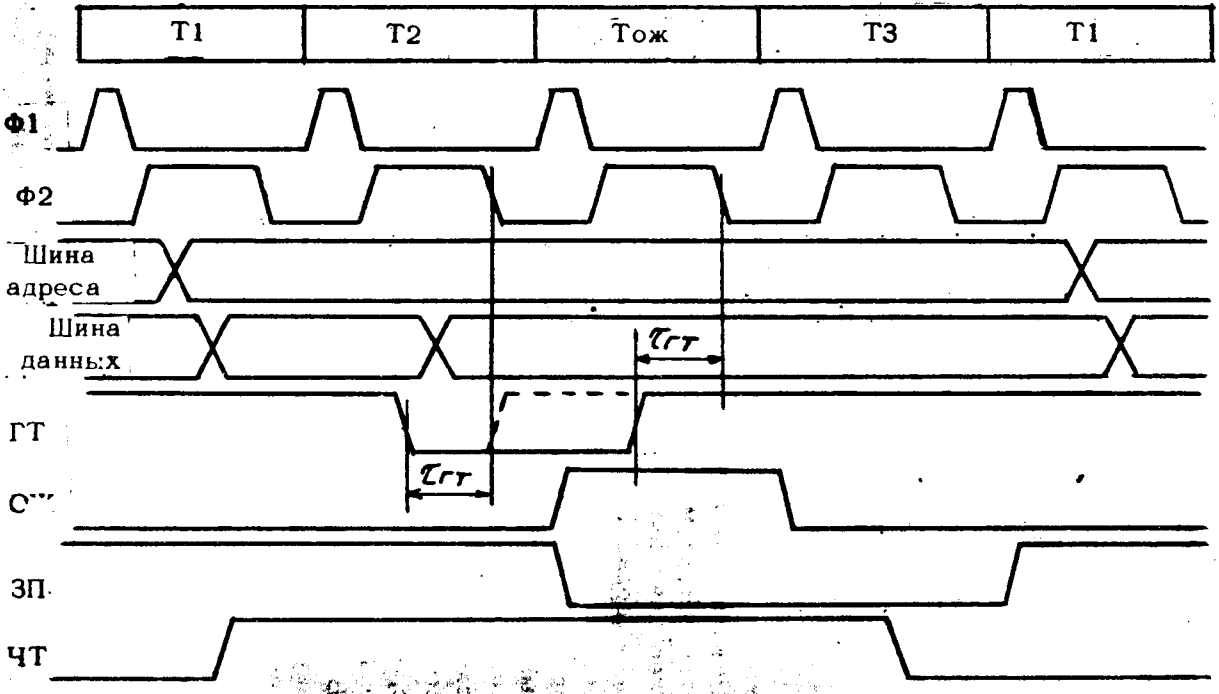


Рис. 9. Временные диаграммы режима ожидания (ЗхВ=0; ЗПР=0; ПОСТ=0)

шает появлением единичного уровня сигнала ОЖИДАНИЕ (ОЖ). Сигнал на выходе ОЖ принимает единичное значение в первом такте состояния ожидания. После выхода из состояния ожидания сигнал на выходе ОЖ сбрасывается (в начале такта Т3).

2.5.2. Состояние захвата

МП имеет средства для предоставления своих шин внешним устройствам. Это может потребоваться в случае, если необходимо передать данные между двумя внешними устройствами, минуя МП, например для организации режима прямого доступа к памяти (ПДП). Режимом прямого доступа называется передача данных между устройствами ввода-вывода и памятью без участия МП. Режим ПДП может применяться, например, в случае, если МП не может обеспечить надлежащей скорости передачи данных между памятью и устройствами ввода-вывода. Тогда эта передача может осуществляться без его участия. Режим ПДП разгружает МП; во время передачи данных по шинам микропроцессора, он может выполнять внутренние операции обработки данных (вся фаза исполнения команды DAD может происходить параллельно с режимом ПДП).

Процесс перехода МП в состояние захвата, поясняется на рис. 6. Как только МП оказывается в состоянии Т2 (пусть ГТ=1, ПОСТ=0), он анализирует сигнал на входе ЗХВ. Если ЗХВ равен единице, то происходит установка внутреннего триггера захвата (Т3 Х В:=1). После этого продолжает выполняться нормальный машинный цикл. После выхода из последнего состояния и если Т3ХВ был установлен, осуществляется переход в состояние захвата и МП переводит линии адресной шины и шины данных в отключенное состояние.

Как видно из диаграммы рис. 6, время нахождения МП в этом состоянии определяется внешним устройством, выставившим запрос на захват шин. Пока запрос не будет снят, МП будет находиться в состоянии захвата. Однако время пребывания в этом состоянии будет измеряться целым числом машинных тактов. Пунк-

тирная линия со сноской (3) означает, что если машинный цикл состоит из четырех и более машинных тактов, то такты Т4 и Т5 могут выполняться МП параллельно с режимом ПДП, поскольку в них МП выполняет только внутренние операции.

Таким образом, МП может перейти в состояние захвата его шин внешними устройствами в любом машинном цикле. При этом дальнейшее выполнение цикла команды приостанавливается. Переход в состояние захвата осуществляется всегда после завершения микропроцессором передачи данных в текущем машинном цикле: если выполняется машинный цикл чтение-ввод, то после завершения чтения-ввода, в третьем такте (Т3); если же выполняется цикл записи-вывода, то после завершения записи (вывода), в такте, следующем за Т3.

Временные диаграммы режима захвата шин МП приведены на рис. 10.

Для того, чтобы захват был осуществлен в данном машинном цикле, внешнее устройство должно выставить запрос (единичный уровень на входе ЗХВ) не позднее чем за 140 нс ($\tau_{ЗХВ}$) до переднего фронта сигнала Ø2 во втором машинном такте (Т2). Если запрос был установлен, то после выполнения передачи данных в данном машинном цикле МП перейдет в состояние захвата и шины данных и адреса будут освобождены. Это произойдет в середине такта Т3, если выполнялась операция чтения-ввода, и в середине такта, следующего за Т3, если выполнялась операция записи-вывода. Свой переход в состояние представления шин внешним устройством МП сопровождает выдачей единичного сигнала на выходе ПЗХВ (подтверждение захвата).

Однако существует задержка между появлением сигнала ПЗХВ и отключением шин. Величина задержки τ, нс, может быть приблизительно определена как

$$\tau = t_{Ø1} - 30,$$

где $t_{Ø1}$ – длительность импульса Ø1 (110 ÷ 550 нс).

Необходимо отметить, что выходы МП ЧТ и $\overline{ЗП}$ не переходят в третье состояние во время состояния захвата.

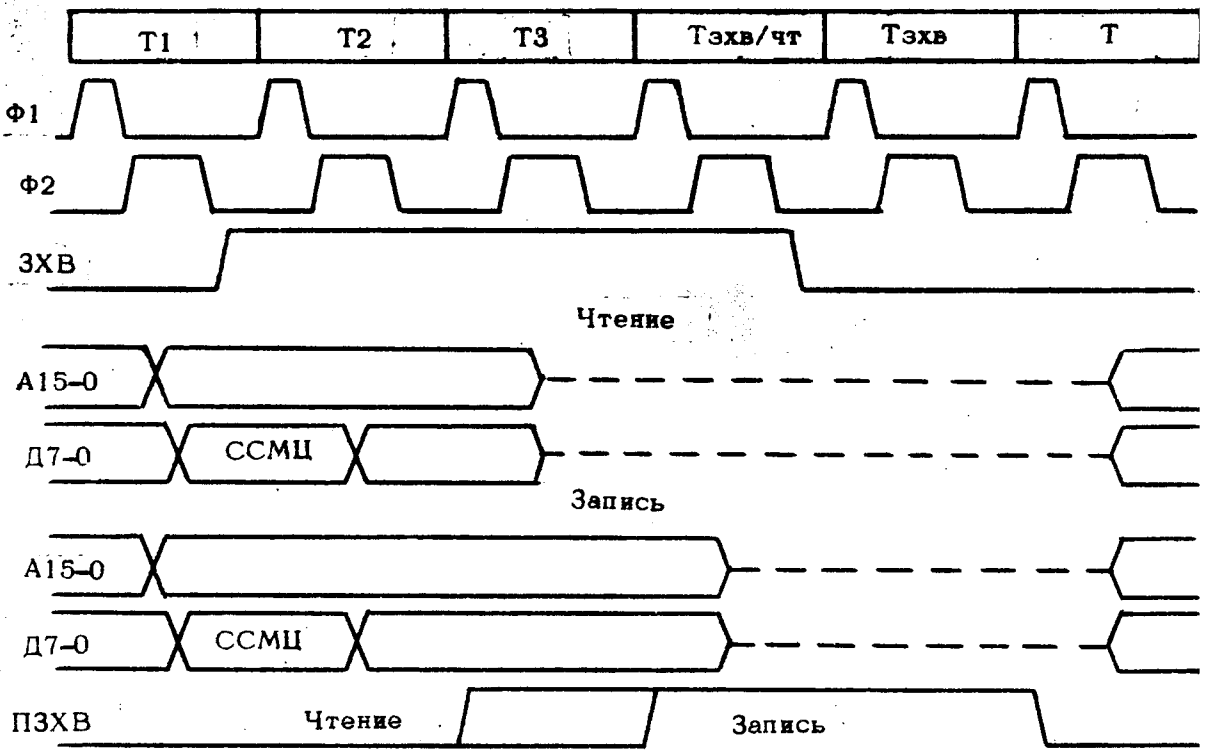


Рис. 10. Временные диаграммы режима захвата (ЗПР=0; ПОСТ=0; ГТ=1):
--- - третье состояние шины

Данный машинный такт будет последним тактом состояния захвата, если запрос на захват будет снят не позднее чем за время 140 нс ($t_{зхв}$) до переднего фронта сигнала Ø2 в этом такте. Если так, то со следующего такта МП возобновляет свою работу.

В состоянии захвата содержимое всех внутренних регистров остается неизменным.

2.5.3. Состояние останова

В состояние останова Тост МП входит при выполнении команды HLT, а точнее после такта Т2 следующего машинного цикла. В состоянии Тост МП может находиться неопределенно долго. Однако время пребывания МП в этом состоянии будет измеряться целым числом машинных тактов. В состоянии останова МП будет сохранять неизменным содержимое всех регистров.

Выйти из состояния останова МП может только следующими способами:

1. По сигналу СБРОС, при этом обнуляется программный счетчик и МП переходит в состояние Т1.

2. По запросу на захват шин (ЗХВ) МП перейдет из состояния Тост в состояние ТЗХВ. После снятия сигнала запроса МП вернется в состояние останова по переднему фронту сигнала Ø1.

3. По запросу на прерывание (ЗПР), если прерывания разрешены (ТРПР=1), МП выйдет из состояния останова и войдет в состояние Т1. Подробно о прерываниях будет рассказано ниже.

Временные диаграммы выполнения команды HLT приведены на рис. 11. Откуда видно, что выполнение команды занимает два машинных цикла. Второй машинный цикл нужен только для выдачи слова состояния машинного цикла (ОСТАНОВ).

Вход в состояние Тост и выходы из него подробно представлены на диаграмме смены состояний (см.рис.6).

Шина адреса и шина данных переключаются в третье состояние в первом машинном такте состояния останова.

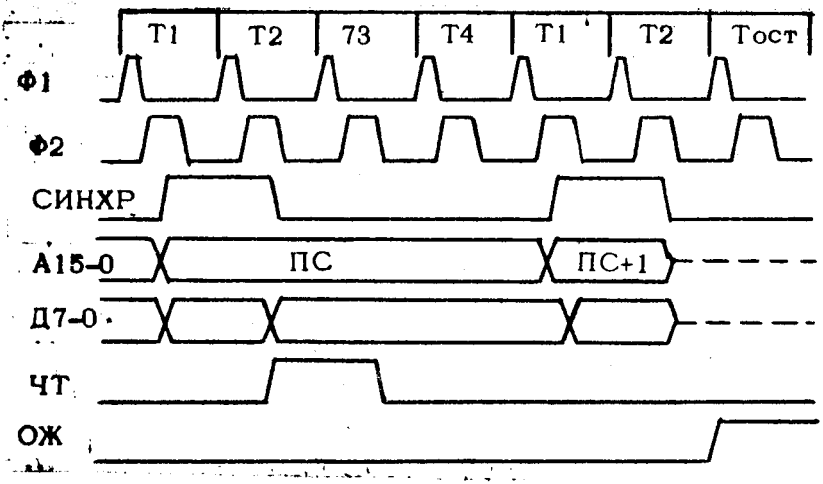


Рис. 11. Временная диаграмма режима останова(ЗхВ=0; ЗПР=0; ГТ=1)

2.6. Прерывания

МП КР580ИК80 обладает средствами, позволяющими прерывать выполнение основной программы, перейти на обработку запроса прерывания и затем вернуться в точку прерывания основной программы и продолжить ее выполнение. Процедура такого рода называется прерыванием.

Из диаграммы смены состояний МП (см. рис. 6) видно, что запрос на прерывание воспринимается только после окончания выполнения текущей команды. Таким образом, прерывать выполнение какой-либо команды невозможно. Прерывание программы возможно только после окончания той команды, во время исполнения которой пришел запрос на прерывание.

Запрос от внешних устройств на прерывание должен подаваться на специальный вход МП-ЗПР.

МП имеет два внутренних триггера: разрешения прерывания (ТРПР) и прерывания (ТПР).

Прерывание программы возможно только в том случае, если ТРПР установлен.

Установка триггера разрешения прерывания производится только по специальной команде E1.

Первоначально, после включения питания, ТРПР сброшен. ТРПР может быть сброшен также выполнением специальной команды D1, а также по сигналу СБРОС. Кроме того, ТРПР сбрасывается при восприятии запроса на прерывание.

Состояние триггера разрешения прерывания постоянно присутствует на специальном выходе МП-РПР. Уровень на этом выходе информирует внешние устройства о том, разрешены или запрещены прерывания: РПР=1 - прерывания разрешены; РПР=0 - прерывания запрещены.

Триггер прерывания устанавливается в единицу, если запрос на прерывание воспринят и сбрасывается при переходе на программу, обрабатывающую прерывание.

Рассмотрим подробно процесс прерывания. Допустим, что с помощью команды E1 прерывания разрешены и при выполнении i-й команды на вход ЗПР поступает сигнал единичного уровня.

На рис. 12 представлены временные диаграммы, поясняющие процесс прерывания. Для того, чтобы запрос на прерывание был воспринят при выполнении i-й команды, он должен прийти не позже чем за время $\tau_{зпр}$ (120 нс) до заднего фронта сигнала Ø2 в последнем такте последнего машинного цикла. Если это так, то триггер прерывания устанавливается в единицу и МП переходит в состояние T1, начиная выполнять новый машинный цикл. Этот машинный цикл называется ПРЕРЫВАНИЕ и почти ничем не отличается от машинного цикла ВЫБОРКА КОМАНДЫ. В слове состояния этого цикла вместо бита ЧТП единичное значение имеет бит ППР (см. рис. 5). Следует сразу отметить, что в этом машинном цикле не происходит инкрементации программного счетчика, что важно для организации возврата в точку прерывания программы. При выполнении этого машинного цикла МП не делает каких-либо особых действий.

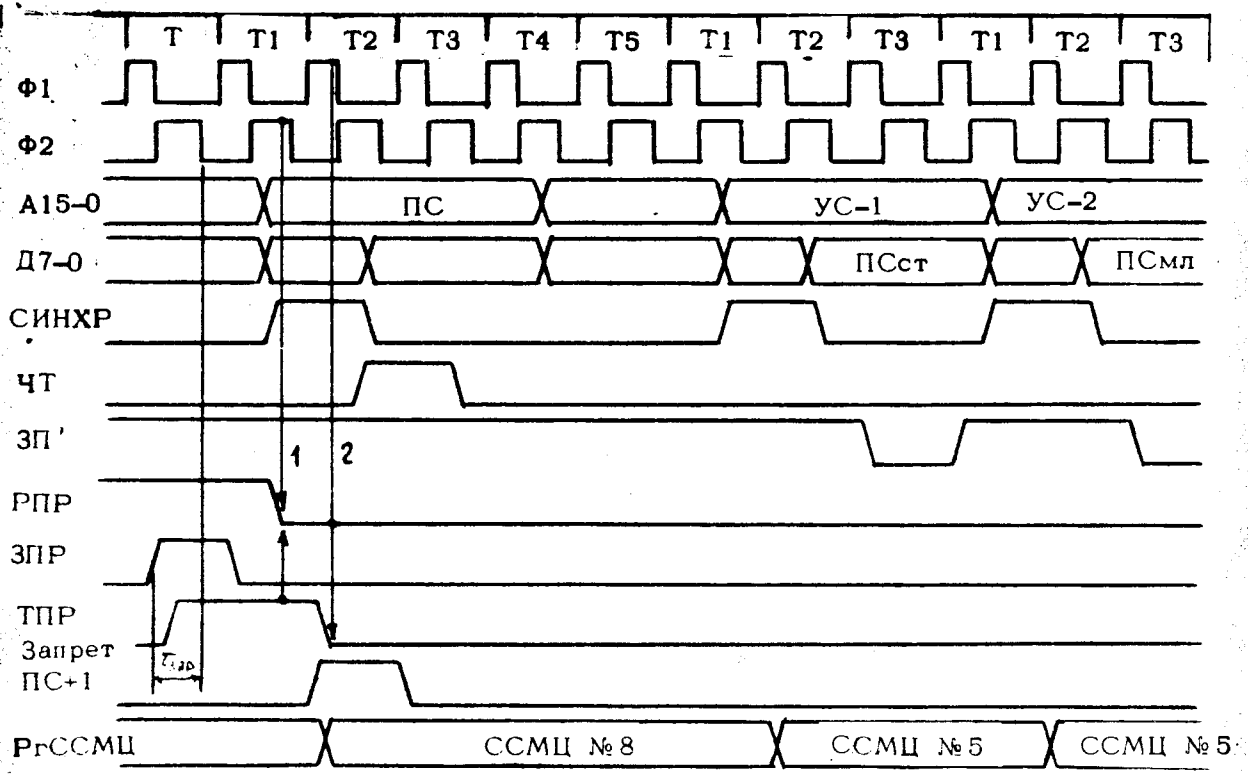


Рис. 12. Временная диаграмма режима прерывания: (1) – если ТПР=1, то РПР:=Ø; (2) – если РПР, то ТПР:=Ø; (3) – см. п. 2.5.2

В первом машинном такте на шину адреса выставляется адрес (i+1)-й команды, на шину данных слово состояния машинного цикла ПРЕРЫВАНИЕ.

Во втором такте ССМЦ снимается с шины данных и устанавливается сигнал ЧТ, который говорит о том, что шина данных МП перешла в режим ввода первого байта команды (так же как в машинном цикле ВЫБОРКА КОМАНДЫ). Однако из памяти этот байт не может быть выбран (в противном случае выбралась бы очередная команда и прерывания бы не произошло), так как бит ЧТП в слове состояния машинного цикла равен нулю. Требуемый байт должно "подсунуть" на шину данных внешнее устройство, запросившее прерывание.

В третьем машинном такте внешнее устройство должно передать на шину данных команду перехода на обрабатывающую программу. Так как обычные команды вызова подпрограмм имеют длину три байта, то они не подходят для этой цели. Команда вызова обрабатывающей программы должна иметь длину один байт. В системе команд МП КР580ИК80 имеется такая команда, которая называется "Рестарт" (RST). В теле команды RST (рис. 13) имеется трехбитовое поле, от содержимого которого зависит адрес, на который осуществляется последующий переход. В зависимости от содержимого этого поля может быть осуществлен переход по восьми адресам: 0,8,16,24,32,40,48 и 56 (десятичные числа).

Таким образом, передав в третьем машинном такте код команды RST (с нужным трехбитовым полем), внешнее устройство обеспечивает прерывание основной программы и ее переход на соответствующую обрабатывающую программу. В тактах Т4 и Т5 формируется новое содержимое программного счетчика в соответствии с содержимым трехбитового поля в команде RST. На этом машинный цикл ПРЕРЫВАНИЕ заканчивается.

Далее следуют два машинных цикла ЗАПИСЬ В СТЕК, в течение которых старое содержимое программного счетчика записывается в стек, для обеспечения

Код команды *RST*

1	1	N	N	N	1	1	1

Новое значение ПС

N	N	N	ПС
0	0	0	0
0	0	1	8
0	1	0	16
0	1	1	24
1	0	0	32
1	0	1	40
1	1	0	48
1	1	1	56

Новое значение ПС после выполнения команды *RST*

0	0	0	0	0	0	0	0	0	0	0	N	N	N	0	0	0

Рис. 13. Команда RST

возврата в основную программу. Последней командой в обрабатывающей программе должна быть команда RET, которая и обеспечит возврат (восстановит старое содержимое программного счетчика).

Остается добавить, что в первом машинном такте машинного цикла ПРЕРЫВАНИЕ по сигналу Ø2 сбрасывается триггер разрешения прерывания. Это происходит не позднее 200 нс относительно переднего фронта импульса Ø2. Во втором машинном такте сбрасывается внутренний триггер прерывания. Таким образом, дальнейшие запросы прерывания не будут восприниматься, даже по возвращении в основную программу. Поэтому, если мы хотим, чтобы основная программа могла и дальше прерываться, необходимо выполнить команду EI.

2.7. Инициализация работы МП

В первый момент времени, после включения питания, содержимое программного счетчика равно, как и всех остальных регистров, неопределено. В программном счетчике может находиться любое число, причем, после каждого включения, оно может быть различным. Поэтому сразу же, после включения питания, на вход СБРОС МП должен быть подан сигнал единичного уровня длительностью не менее трех машинных тактов.

По этому сигналу произойдет обнуление программного счетчика, и МП начнет выполнять программу начиная с нулевой ячейки памяти. Следует однако помнить, что сигнал СБРОС воздействует только на программный счетчик. Поэтому состояние всех остальных регистров МП остается неизменным и должно быть определено программно.

Если МП должен начинать работать сразу же после включения питания, то рабочая программа должна размещаться с нулевой ячейки памяти.

Если же МП должен начинать работать только после прихода некоторого сигнала или по команде оператора, то в нулевую ячейку записывается команда HLT. МП выполнив команду HLT переходит в состояние останова, из которого он может быть выведен прерыванием от внешнего сигнала или от кнопки на панели управления.

2.8. Стандартная архитектура системы на основе МП КР580ИК80

Стандартная архитектура системы на основе МП КР580ИК80 представлена на рис. 14 и состоит из следующих частей: модуль центрального процессора(МЦП), или ядро системы; память; устройство ввода-вывода; интерфейс.

Модуль центрального процессора - это главный элемент любой МП системы, осуществляющий управление всеми остальными элементами системы. Он включает

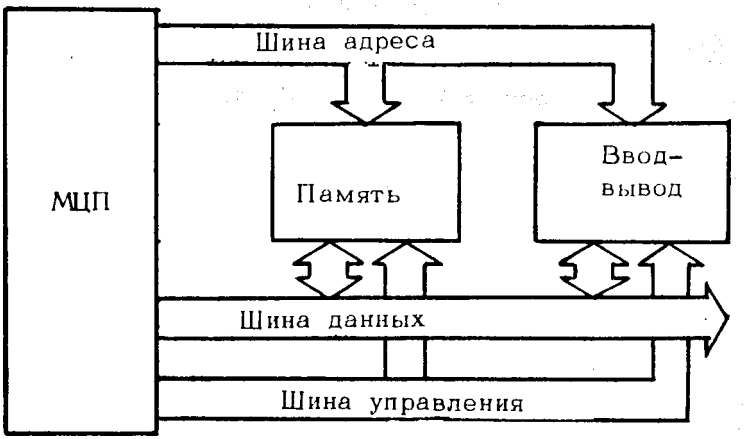


Рис. 14. Архитектура микропроцессорной системы

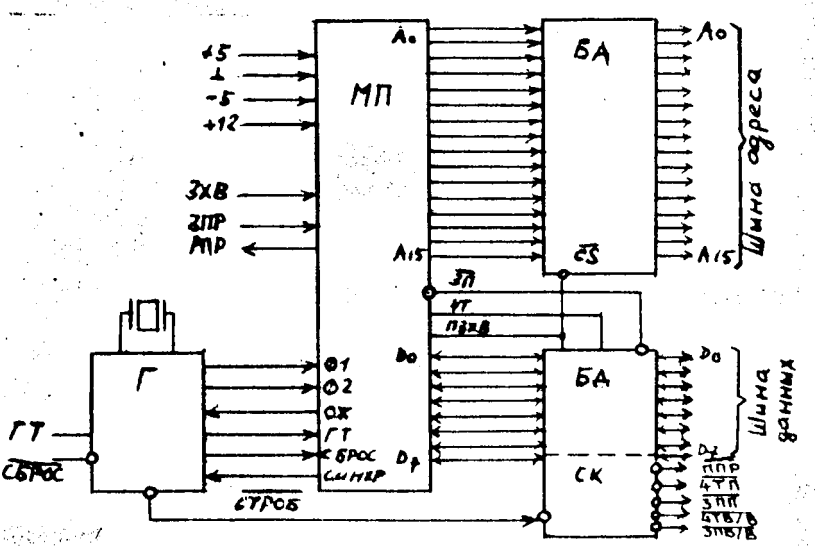


Рис. 15. Стандартный модуль центрального процессора

в себя МП КР580ИК80, генератор синхросигналов, системный контроллер и буферы шины данных и адреса. Схема стандартного МПЦ приведена на рис. 15.

Микропроцессорный набор КР580 содержит специальные микросхемы, позволяющие построить МЦП: КР580ГФ24 - генератор синхросигналов; КР580ВК28 - двунаправленный буфер шины данных и системный контроллер.

Буфер шины адреса может быть построен с помощью шинных формирователей К589АП16 или многорежимных буферных регистров К589ИР12, которые обладают тремя состояниями. Буфер адресной шины служит только для повышения коэффициента разветвления адресных линий.

Генератор может быть построен с использованием микросхемы КР580ГФ24. Эта микросхема вырабатывает необходимые серии синхросигналов Ø1 и Ø2 с требуемой амплитудой. Напомним, что сигналы Ø1 и Ø2 должны иметь амплитуду не ниже 9 В, что вызывает некоторые трудности при реализации генератора на других микросхемах. Кроме того, генератор КР580ГФ24 вырабатывает и ряд других сигналов: сигнал СБРОС; сигнал ГОТОВНОСТЬ (ГТ); стробирующий сигнал для загрузки слова состояния машинного цикла в регистр системного контроллера (СТРОБ) и проч.

Двунаправленный буфер шины данных служит для повышения коэффициента разветвления линий шины, а также для поднятия уровня логической единицы при передаче сигналов от внешних схем в шину данных микропроцессора. Напомним, что минимальное значение уровня логической единицы для входов МП составляет 3,3 В.

Системный контроллер служит для выработки управляющих сигналов. В шине управления присутствуют сигналы трех типов для управления памятью, вводом-выводом и для считывания команды RST. Обычно используются следующие пять сигналов:

$\overline{\text{ППР}}$ - подтверждение прерывания; стробирует выдачу на шину данных команды перехода;

$\overline{\text{ЧТП}}$ – чтение из памяти; стробирует выдачу информации из памяти на шину данных;

$\overline{\text{ЗПП}}$ – запись в память; сообщает памяти, что данные для записи присутствуют на шине данных;

$\overline{\text{ЧТВ-В}}$ – чтение из устройств ввода-вывода; стробирует выдачу устройствами ввода-вывода данных на шину данных;

$\overline{\text{ЗПВ-В}}$ – запись в устройства ввода-вывода; сообщает устройствам ввода-вывода, что данные для записи присутствуют на шине данных.

Для реализации буфера данных и системного контроллера можно использовать одну микросхему КР580ВК28. Пять сигналов управления вырабатываются системным контроллером с использованием разрядов слова состояния машинного цикла и сигналов МП ЧТ и $\overline{\text{ЗП}}$. Системный контроллер имеет регистр для фиксации слова состояния машинного цикла. Фиксация происходит по специальному сигналу СТРОБ, вырабатываемому генератором. Схема получения системных сигналов управления может быть такой, например, как на рис. 16, где приведены временные диаграммы этих сигналов.

Следует отметить, что это лишь один из вариантов организации шины управления. В более простых системах, например, может отсутствовать сигнал $\overline{\text{ПРР}}$ или сигналы $\overline{\text{ЗПВ-В}}$, $\overline{\text{ЧТВ-В}}$. В последнем случае обращение к устройствам ввода-вывода происходит как к ячейкам памяти, при этом все адресное пространство разделяется на две области: памяти и устройств ввода-вывода.

В более сложных системах можно ввести некоторые дополнительные сигналы, например сигналы записи (чтения) в (из) стека. В этом случае стек будет располагаться в отдельной памяти и общее адресное пространство расширится. В самой простейшей системе системный контроллер может вообще отсутствовать, а в шине управления тогда будут присутствовать только два сигнала ЧТ и $\overline{\text{ЗП}}$, общие для памяти и устройств ввода-вывода. Прерывания в такой системе невозможны.

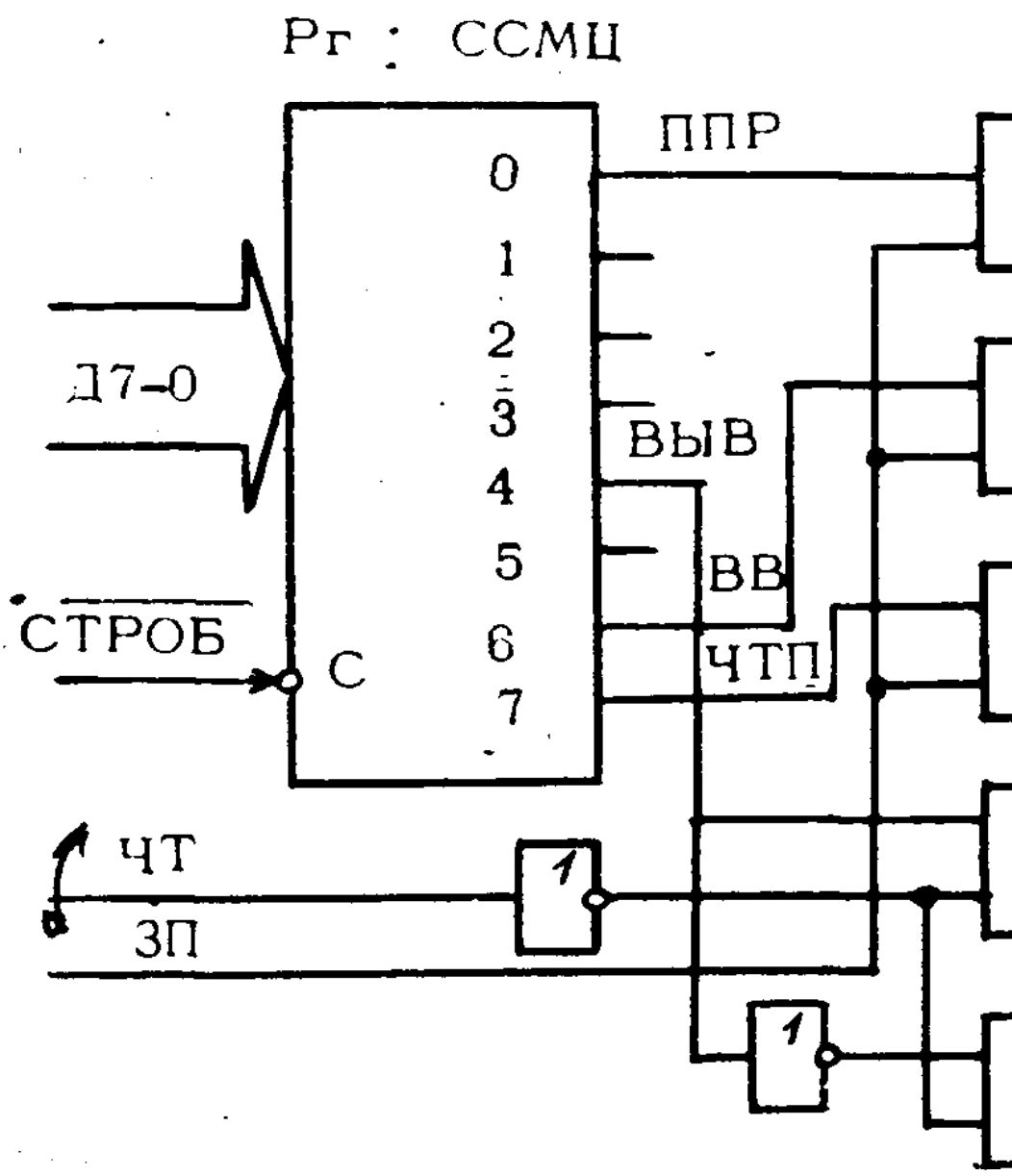
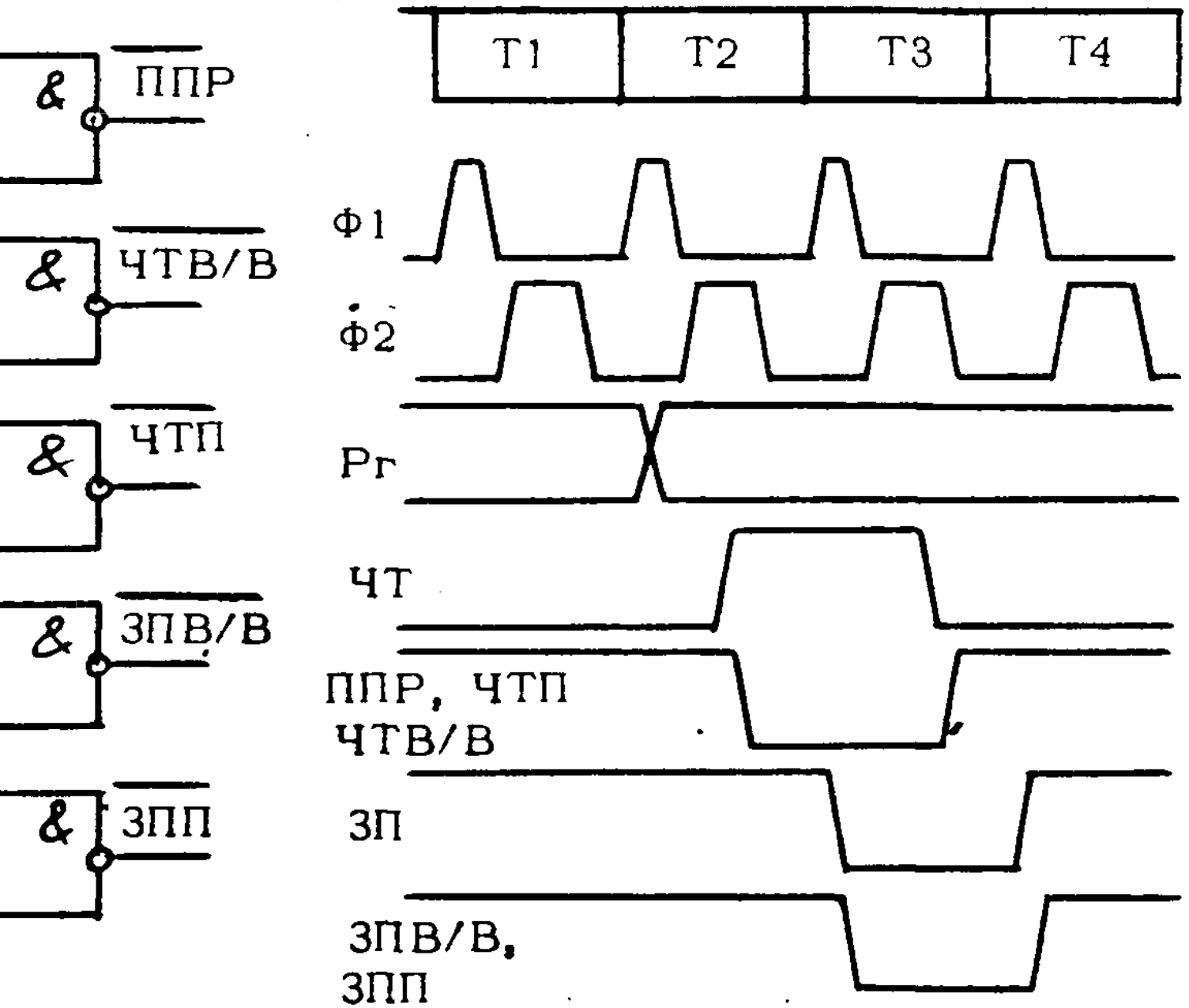


Рис. 16. Схема получения



системных управляющих **сигналов** и временные диаграммы

К памяти системы на основе МП КР580ИК80 не предъявляется каких-либо особых требований. Память, как правило, состоит из двух частей: постоянной и оперативной; в некоторых случаях оперативная память может отсутствовать. Постоянная память используется для хранения программ, а оперативная, как правило, для стека и хранения промежуточных результатов.

В состав системы входят также устройства ввода-вывода. Простейшее устройство ввода-вывода - это 8-разрядный регистр ввода-вывода или порт. С помощью команд IN, OUT можно считывать из порта или записывать в порт информацию из аккумулятора. В качестве порта ввода-вывода может выступать многорежимный буферный регистр (МБР) К589ИР12 или специальные интерфейсные схемы из набора КР580: КР580 ИК55 - программируемый периферийный адаптер (ППА), КР580ИК51 - программируемый связной адаптер (ПСА), КР580ИК53 - программируемый интервальный таймер (ПИТ).

С О Д Е Р Ж А Н И Е

1. Общие сведения о микропроцессоре КР580ИК80А 3

2. Аппаратные средства МП 6

2.1. Структура МП 6

2.2. Рабочий цикл и синхронизация МП 10

2.3. Типы машинного цикла 11

2.4. Машинный цикл МП 14

2.5. Особые состояния микропроцессора 21

2.5.1. Состояние ожидания 21

2.5.2. Состояние захвата 24

2.5.3. Состояние останова 27

2.6. Прерывания 28

2.7. Инициализация работы МП 33

2.8. Стандартная архитектура системы на основе МП КР580ИК80 33

МИКРОПРОЦЕССОР К580:
АРХИТЕКТУРА И ПРИНЦИПЫ РАБОТЫ

Методические указания
к лабораторным работам

Редактор Е.Г.М а к с а к о в а
Технический редактор О.А.О в е ч к и н а
Корректор Т.С.И в а н о в а

Подписано к печати Формат 60x90 1/16
Усл.печ. л. 2,5 Уч.-изд. л. 2,0 Тираж 300
Заказ 1885 Бесплатно

Редакционно-издательский отдел МИИТа
101475, А-55, ул. Образцова, 15
Типография МИИТа.