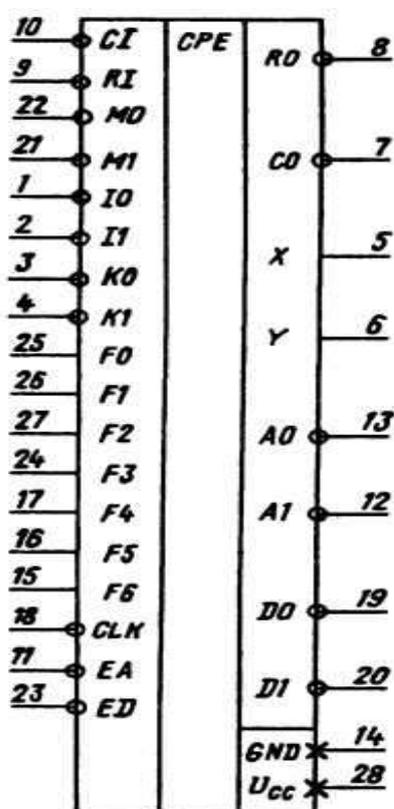


К589ИК02

Микросхема представляет собой центральный процессорный элемент и выполняет арифметические (в двоичном дополнительном коде), логические (И, ИЛИ, НЕ и Исключающее ИЛИ) и регистровые функции 2-разрядного микропрограммируемого центрального процессора. Внутри ИС данные хранятся в одном из 11 регистров СОЗУ или в аккумуляторе (независимом регистре). Данные от входов шин, из регистров и аккумулятора поступают в АЛУ через 2 внутренних мультиплектора. Дополнительные входы и выходы служат для обеспечения распространения переноса, сдвигов и выбора микрокоманд (всего 40). Содержит 1035 интегральных элементов. Корпус типа 2121.28-1, масса не более 4,8 г.



Условное графическое обозначение К589ИК02

Назначение выводов: 1, 2 - входы внешней шины; 3, 4 - входы маскирующей шины; 5, 6 - выходы ускоренного переноса; 7 - выход переноса; 8 - выход сдвига вправо; 9 - вход сдвиг вправо; 10 - вход переноса; 11 - вход разрешение адреса; 12, 13 - выходы адреса памяти; 14 - общий; 15...17, 24...27 - входы кодов микрокоманд; 18 - вход синхронизации; 19, 20 - выходы информации; 21, 22 - входы информации; 23 - вход разрешения данных; 28 - напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления.....	≤ 190 мА
Входной ток низкого уровня:	
по выводу 10.....	≤ -0,4 мА
по выводам 1, 2, 9, 21, 22.....	≤ -1,5 мА
по выводам 3, 4, 11, 15...18, 23...27	≤ -0,25 мА
Входной ток высокого уровня:	
по выводу 10	≤ 0,25 мА
по выводам 1, 2, 9, 21, 22.....	≤ 0,1 мА
по выводам 3, 4, 11, 15...18, 23...27	≤ 0,04 мА
Выходной ток низкого уровня в состоянии "выключено"	≤ -0,1 мА
Выходной ток высокого уровня в состоянии "выключено"	≤ 0,1 мА
Время цикла	≤ 100 нс
Время задержки распространения от входов F	
до выхода \overline{CO}	≤ 65 нс
Время задержки распространения от входов F	
до выходов X, Y.....	≤ 52 нс
Время задержки распространения от входа \overline{CLK}	
до выходов \overline{RO} , X, Y.....	≤ 60 нс
Время задержки распространения от входа \overline{CLK}	
до выходов A, D	≤ 50 нс
Время задержки распространения от входов \overline{IO} , \overline{KO}	
до выхода \overline{RO}	≤ 42 нс
Время задержки распространения от входа \overline{CI}	
до выхода \overline{CO}	≤ 25 нс
Время задержки перехода от входов F	
до выхода \overline{RO}	≤ 52 нс